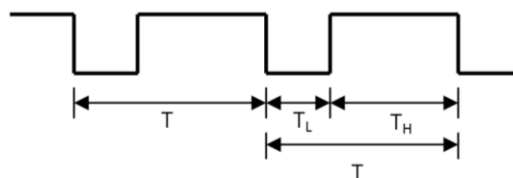


# Multivibrator Astabil: PEMBANGKIT PULSA CLOCK

Multivibrator Astabil merupakan suatu rangkaian yang keluarannya tidak dapat stabil pada satu keadaan, tetapi berubah secara terus menerus dari keadaan 0 ke keadaan 1 berulang secara bergantian. Multivibrator Astabil biasa digunakan sebagai osilator yang menghasilkan gelombang kotak (*square*) atau pulsa berbentuk segiempat. Pulsa ini berfungsi untuk detak penghitung, mengatur waktu atau kerja suatu sistem digital dan lain-lain. Masalah yang biasa terjadi pada multivibrator astabil berkaitan dengan kestabilan frekuensi keluaran yang dihasilkan. Penggunaan Multivibrator Astabil digunakan pada rangkaian digital untuk membangkitkan rentetan gelombang kotak untuk keperluan pendetakan (*clock*) atau dengan kata lain berfungsi sebagai *clock generator*.

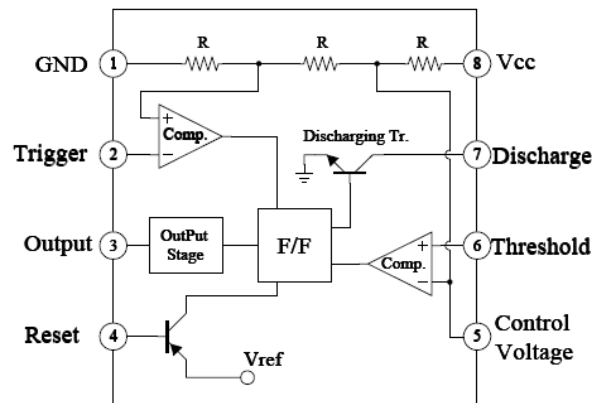


Gambar 1. Periode Gelombang pada Pulsa

Pada gambar 2 dapat dilihat pulsa yang dihasilkan memiliki periode ( $T$ ), dimana dalam satu periode terdapat periode saat pulsa low (0), yang sering disebut periode  $T_L$  terdapat periode saat pulsa high (1), yang sering disebut periode  $T_H$ .

Ada banyak cara untuk menyusun rangkaian multivibrator astabil, diantaranya dengan menggunakan transistor, gerbang logika dan menggunakan IC 555. Multivibrator Astabil yang akan dijelaskan pada modul ini adalah yang disusun menggunakan IC 555.

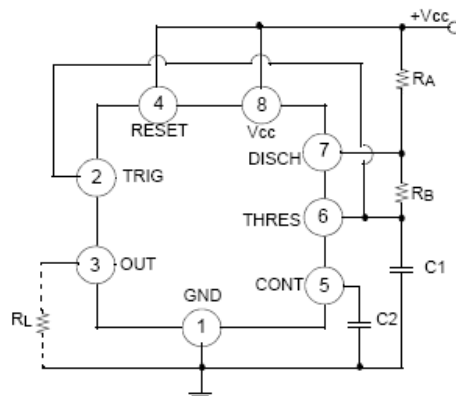
## IC 555



Gambar 2. Internal Blok Diagram IC NE 555

IC NE555 merupakan pengendali yang sangat stabil yang mampu menghasilkan pulsa waktu yang akurat. IC ini dapat dikonfigurasi sebagai multivibrator astabil dan monostabil. Pada operasi monostabil, time delay dikendalikan oleh satu resistor eksternal dan satu kapasitor. Pada operasi astabil, frekuensi dan duty cycle dikontrol secara akurat oleh dua buah resistor dan satu kapasitor. Pada prinsipnya, IC ini terdiri dari dua pembanding tegangan, satu flip-flop, satu penguat akhir, satu transistor dan tiga resistor tetap masing-masing  $5\text{ k}\Omega$ . Tegangan acuan yang dihasilkan oleh ketiga resistor terhadap pembanding tegangan adalah  $1/3 V_{cc}$  dan  $2/3 V_{cc}$ .

## Rangkaian Multivibrator Astabil dengan IC 555



Gambar 3. Rangkaian multivibrator astabil

Pada rangkaian multivibrator Astabil diatas, yang mempengaruhi nilai frekuensi pada suatu rangkaian multivibrator astabil adalah nilai  $R_A$ ,  $R_B$  dan  $C_1$ . Apabila nilai  $R_B$  yang divariasikan bernilai semakin besar, maka frekuensi yang dihasilkan semakin kecil, dan apabila nilai  $R_B$  yang divariasikan bernilai semakin kecil, maka frekuensi yang dihasilkan semakin besar.

Rumus penghitungannya adalah sebagai berikut:

$$T = T_L + T_H$$

$$T = 1/f \text{ .... detik}$$

$$T_H = 0,693 C1(R_A + R_B)$$

$$f = 1/T \text{ .... Hertz}$$

$$T_L = 0,693 C1 R_B$$

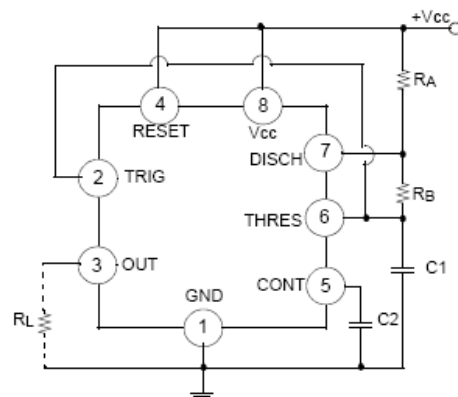
$$\text{Jadi } T = 0,693 C1 (R_A + 2R_B)$$

$$T = T_L + T_H = 0,693 C1(R_A + 2R_B)$$

$$\text{Sehingga } f = 1/(0,693 C1 (R_A + 2R_B))$$

## RANGKUMAN

Multivibrator Astabil digunakan sebagai osilator yang menghasilkan gelombang kotak untuk keperluan pendetakan (clock) yang bisa dibuat dengan menggunakan IC 555, seperti berikut ini,



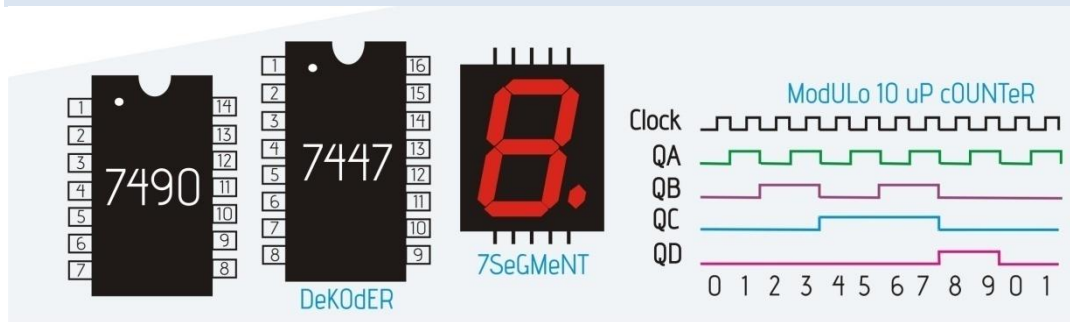
$$f = 1/(0,693 C1 (R_A + 2R_B)).$$



## TES 1



1. Jelaskan apa itu rangkaian multivibrator astabil!
2. Jelaskan  $T$ ,  $T_L$  dan  $T_H$  !
3. Bagaimana rangkaian multivibrator astabil dengan IC 555!
4. Berapakah nilai frekuensi dari rangkaian multivibrator astabil apabila diketahui nilai  $R_a = 12K$ ;  $R_b = 6K8$  dan  $C_1 = 1\mu F$ ?
5. Apabila didapatkan frekuensi keluaran  $f = 1 \text{ KHz}$  dengan  $C_1 = 100 \text{ nF}$ , dengan kondisi  $T_H/T_L = 3/1$ , maka carilah nilai  $R_A$  dan  $R_B$ !
6. Apa yang mempengaruhi nilai frekuensi pada rangkaian pembangkit pulsa clock menggunakan IC NE 555 untuk operasi astabil?



# PENCACAH BINER

Pencacah biner adalah sebuah rangkaian yang mampu menghitung jumlah pulsa detak (clock) yang masuk melalui masukan detaknya. Pencacah biner hanya bekerja dengan pulsa "0" dan "1". Berdasarkan keperluan pencacah yang dapat dibedakan antara pencacah arah maju (*up counter*) dan pencacah arah mundur (*down counter*).

Rangkaian pencacah menerapkan rangkaian gabungan dari beberapa flip flop. Pencacah ditinjau dari sistem rangkaiannya mempunyai dua sistem yaitu pencacah Sinkron (*Synchronous Counter*) dan pencacah asinkron (*Asynchronous Counter*).

Untuk mencari nilai bilangan tertinggi dari rangkaian pencacah ditentukan oleh jumlah flip-flop yang digunakan, yaitu dengan rumus  $(2^n) - 1$ . Sedang untuk menentukan jumlah variasi keluaran yang terjadi dengan rumus  $2^n$ , dimana  $n$  = jumlah flip-flop yang dipakai.

$$\text{Nilai Bilangan Tertinggi} = 2^n - 1$$

$$\text{Variasi Keluaran} = 2^n$$

dengan  $n$  = jumlah flip flop

Contoh : Akan dibuat sebuah rangkaian pencacah dengan menggunakan 4 buah flip flop, berapakah nilai bilangan tertinggi dan jumlah variasi keluarannya?

Jawab :  $n = 4$ , maka nilai bilangan tertinggi  $= (2^n) - 1 = 2^4 - 1 = 15$

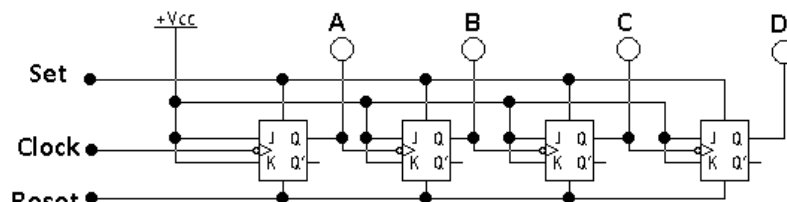
Jumlah variasi keluaran  $= 2^n = 2^4 = 16$

## Pencacah Asinkron (ASYNCHRONOUS COUNTER)

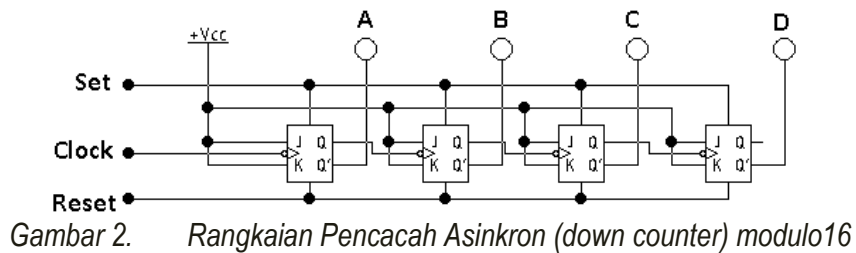
Pada pencacah asinkron, pulsa clock ditrigger secara tak serempak ke masing-masing flip flop (clock diberikan secara seri) dimana clock flip flop pertama terhubung sumber clock, clock flip flop kedua diambil dari output flip flop pertama, clock flip flop ketiga diambil dari output flip flop kedua, begitu seterusnya.

Rangkaian pencacah asinkron dapat dibangun menggunakan beberapa JK flip-flop, yaitu dengan memberikan semua masukan J dan K berlogika 1 (5V) serta menghubungkan keluaran Q pertama ke masukan Clock JK flip-flop berikutnya. Dengan memanfaatkan kondisi toggle pada JK flip-flop pertama, jika pulsa detak (clock transisi negatip) diberikan maka keluaran Q yang berlogika 0 akan menjadi berlogika 1. Demikian juga untuk JK flip-flop yang berikutnya jika pada masukan clock terjadi perpindahan pulsa detak (clock transisi negatip), maka keluaran Q akan bergulir dari logika 0 ke logika 1.

Pencacah asinkron terdapat dua jenis yaitu, pencacah naik (*up counter*) dan pencacah turun (*down counter*). Pencacah naik asinkron keluaran A, B, C dan D diambilkan dari kaki Q, dan untuk pencacah turun asinkron keluaran A, B, C dan D diambilkan dari kaki Q'.

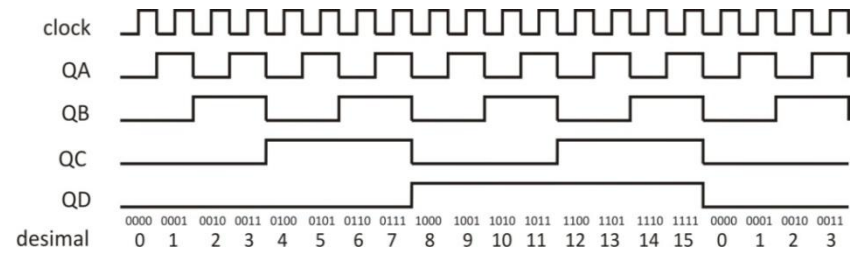


Gambar 1. Rangkaian Pencacah Asinkron (*up counter*) modulo 16

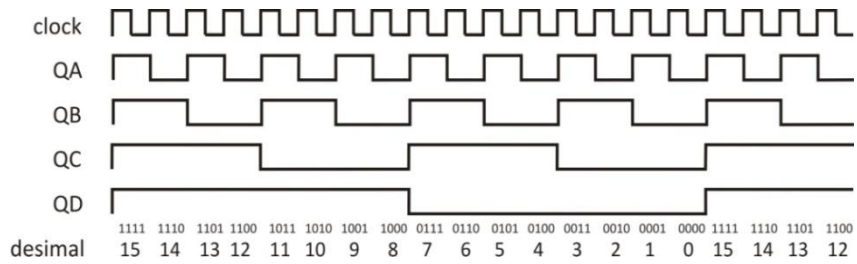


Gambar 2. Rangkaian Pencacah Asinkron (*down counter*) modulo 16

Pada pencacah naik, output yang ditampilkan menghitung dari nilai minimum sampai dengan nilai maksimum sesuai jumlah flip flop yang terpakai, sedangkan pada pencacah turun, output yang ditampilkan menghitung dari nilai maksimum sampai dengan nilai minimum sesuai jumlah flip flop yang terpakai



Gambar 3. Timing Diagram Pencacah Asinkron (up counter) modulo16



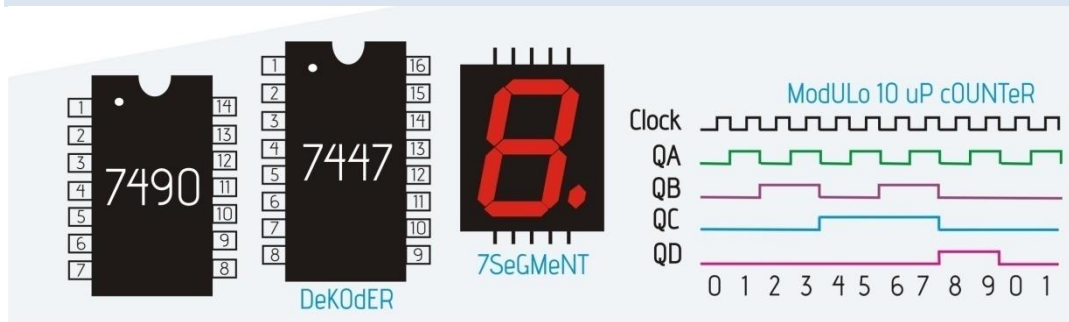
Gambar 4. Timing Diagram Pencacah Asinkron (down counter) modulo16

Pencacah biner adalah sebuah register yang mampu menghitung jumlah pulsa detak (clock) yang masuk melalui masukan detaknya. Pencacah biner hanya bekerja dengan pulsa "0" dan "1". Berdasarkan keperluan pencacah yang dapat dibedakan antara pencacah arah maju (*up counter*) dan pencacah arah mundur (*down counter*). Rangkaian pencacah menerapkan rangkaian gabungan dari beberapa flip flop. Pencacah ditinjau dari sistem rangkaiannya mempunyai dua sistem yaitu **pencacah asinkron** (*Asynchronous Counter*) dan **pencacah Sinkron** (*Synchronous Counter*). **Pencacah modulus** adalah suatu rangkaian pencacah yang menghasilkan hitungan sampai pada bilangan-bilangan tertentu. IC 7490 dan IC 7493 bisa digunakan untuk membangun rangkaian pencacah modulus.



1. Jelaskan rangkaian berikut ini :
  - a. rangkaian pencacah asinkron
  - b. rangkaian pencacah sinkron
  - c. rangkaian pencacah modulus
2. Jelaskan perbedaan rangkaian *down counter* dan *up counter*!





# PENCACAH BINER

Pencacah biner adalah sebuah rangkaian yang mampu menghitung jumlah pulsa detak (clock) yang masuk melalui masukan detaknya. Pencacah biner hanya bekerja dengan pulsa "0" dan "1". Berdasarkan keperluan pencacah yang dapat dibedakan antara pencacah arah maju (*up counter*) dan pencacah arah mundur (*down counter*).

Rangkaian pencacah menerapkan rangkaian gabungan dari beberapa flip flop. Pencacah ditinjau dari sistem rangkaiannya mempunyai dua sistem yaitu pencacah Sinkron (*Synchronous Counter*) dan pencacah asinkron (*Asynchronous Counter*).

Untuk mencari nilai bilangan tertinggi dari rangkaian pencacah ditentukan oleh jumlah flip-flop yang digunakan, yaitu dengan rumus  $(2^n) - 1$ . Sedang untuk menentukan jumlah variasi keluaran yang terjadi dengan rumus  $2^n$ , dimana  $n$  = jumlah flip-flop yang dipakai.

$\text{Nilai Bilangan Tertinggi} = 2^n - 1$	
$\text{Variasi Keluaran} = 2^n$	dengan $n$ = jumlah flip flop

Contoh : Akan dibuat sebuah rangkaian pencacah dengan menggunakan 4 buah flip flop, berapakah nilai bilangan tertinggi dan jumlah variasi keluarannya?

Jawab :  $n = 4$ , maka nilai bilangan tertinggi  $= (2^n) - 1 = 2^4 - 1 = 15$   
 Jumlah variasi keluaran  $= 2^n = 2^4 = 16$

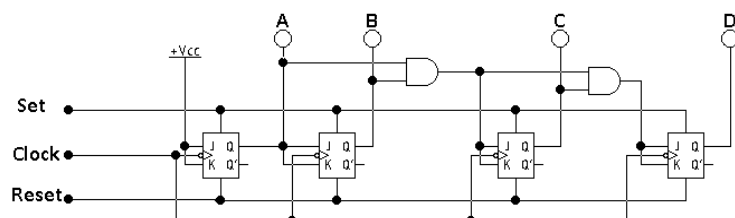
# Pencacah Sinkron

(SYNCHRONOUS COUNTER)

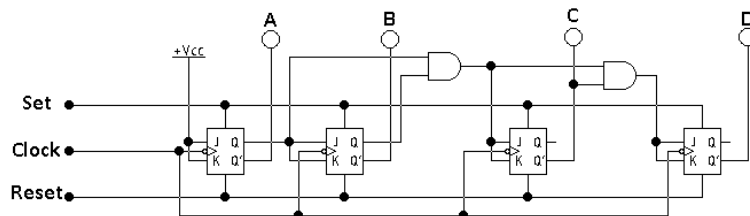
Pada pencacah tak serempak (asinkron) akan terjadi penundaan (delay) yang cukup besar jika jumlah flip flop yang digunakan semakin banyak, sehingga akan mempengaruhi frekuensi responnya. Untuk memperbaiki keadaan tersebut maka dibuat suatu pencacah (counter yang bekerjanya secara serempak sehingga dapat mengurangi delay), hal ini dapat dilakukan oleh pulsa clock yang diberikan secara paralel ke tiap-tiap flip flop, karenanya pencacah sinkron lebih kompleks dibandingkan dengan pencacah asinkron. Sehingga efisien dioperasikan dalam kecepatan/frekuensi tinggi. Pencacah sinkron dalam pengoperasiannya masih memerlukan gerbang-gerbang tambahan sehingga kecermatan bekerjanya lebih cermat dibanding dengan pencacah asinkron.

Pencacah sinkron dapat dibangun dari JK flip flop. Dalam hal ini pencacah sinkron JK flip flop tidak dioperasikan sebagai JK "toggle" melainkan dioperasikan dalam semua kemungkinan nilai-nilai logika dari input-input J dan K, oleh karena itu perlu mengingat prinsip tabel kebenaran JK flip flop.

Pencacah sinkron terdapat dua jenis yaitu, pencacah naik (*up counter*) dan pencacah turun (*down counter*). Pencacah naik serempak keluaran A, B, C dan D diambilkan dari kaki Q, maka untuk pencacah turun serempak keluaran A, B, C dan D diambilkan dari kaki Q'.



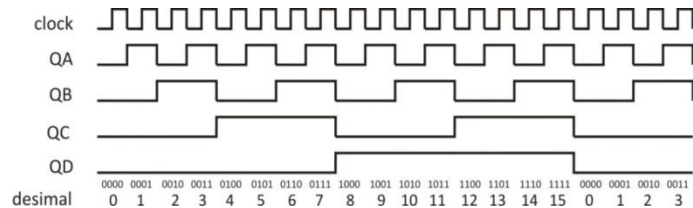
Gambar 1. Rangkaian Pencacah Sinkron (*up counter*) modulo16



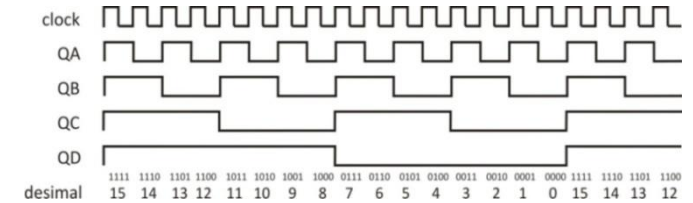
Gambar 2. Rangkaian Pencacah turun Sinkron (*down counter*) modulo16

Pada pencacah Sinkron naik (*up counter*), output yang ditampilkan menghitung dari nilai minimum sampai dengan nilai maksimum sesuai jumlah flip flop yang terpakai. Pencacah sinkron naik suatu rangkaian pencacah naik dimana pulsa clocknya diberikan secara bersama untuk masing-masing JK flip-flop. Logika 1 pada kaki J-K untuk keluaran C ditentukan oleh keluaran A dan B melalui gerbang logika AND, Demikian logika 1 pada kaki J-K untuk keluaran D ditentukan

oleh keluaran A, B dan C melalui gerbang logika AND. Pada pencacah turun menampilkan output dalam pembacaan biner dan menghitung dari nilai maksimum sampai dengan nilai minimum sesuai jumlah flip flop yang terpakai.



Gambar 3. *Timing Diagram Pencacah sinkron (up counter) modulo16*

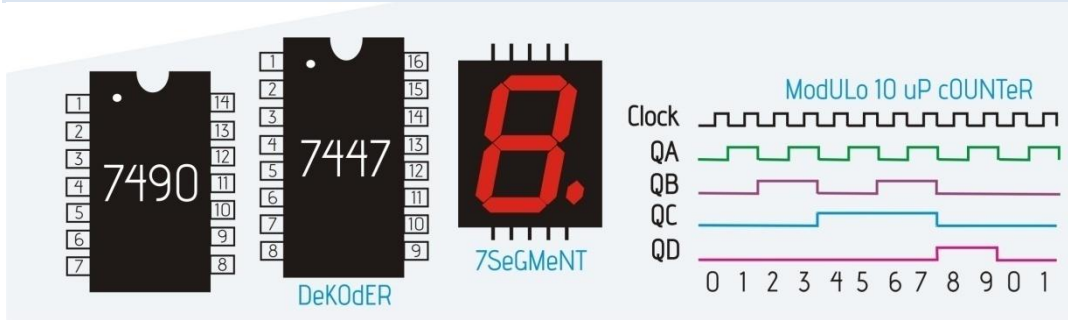


Gambar 4. *Timing Diagram Pencacah Sinkron (down counter) modulo16*

Pencacah biner adalah sebuah register yang mampu menghitung jumlah pulsa detak (clock) yang masuk melalui masukan detaknya. Pencacah biner hanya bekerja dengan pulsa "0" dan "1". Berdasarkan keperluan pencacah yang dapat dibedakan antara pencacah arah maju (*up counter*) dan pencacah arah mundur (*down counter*). Rangkaian pencacah menerapkan rangkaian gabungan dari beberapa flip flop. Pencacah ditinjau dari sistem rangkaiannya mempunyai dua sistem yaitu **pencacah asinkron** (*Asynchronous Counter*) dan **pencacah Sinkron** (*Synchronous Counter*). **Pencacah modulus** adalah suatu rangkaian pencacah yang menghasilkan hitungan sampai pada bilangan-bilangan tertentu. IC 7490 dan IC 7493 bisa digunakan untuk membangun rangkaian pencacah modulus.



1. Jelaskan rangkaian berikut ini :
  - a. rangkaian pencacah asinkron
  - b. rangkaian pencacah sinkron
  - c. rangkaian pencacah modulus
2. Jelaskan perbedaan rangkaian *down counter* dan *up counter*!



## Pencacah Modulus

Pencacah modulus adalah suatu rangkaian pencacah yang menghasilkan hitungan sampai pada bilangan-bilangan tertentu. Dimana bilangan-bilangan tersebut tidak mungkin didapat dari banyaknya JK flip-flop yang digunakan atau dari rumus yang digunakan untuk menentukan nilai bingan tertinggi, yaitu  $(2^n)-1$ . Misal kita menginginkan pencacah biner yang hanya dapat menghitung sampai bilangan tertinggi 5, 9 atau 12. Dengan menggunakan flip flop dapat dibentuk pencacah modulus yang menghitung tidak sampai maksimum tetapi hanya sampai bilangan biner tertentu sesuai dengan yang diinginkan saja, setelah itu di-reset lagi ke posisi semula (nol).

Untuk membuat sebuah pencacah modulus, langkah pertama adalah menyusun tabel perancangan. Sebagai contoh untuk membuat pencacah modulus 10, maka tabel perancangannya adalah sebagai berikut:

Tabel 1. Perancangan pencacah modulus 10

desimal	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
<b>10/0</b>	<b>1/0</b>	<b>0</b>	<b>1/0</b>	<b>0</b>

*Reset ke posisi semula (nol)*

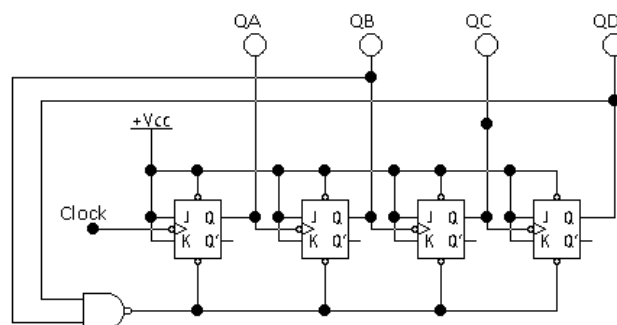
Kemudian dari tabel perancangan dapat dilihat, agar rangkaian dapat menghasilkan hitungan 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 0, 1, 2, 3, 4, dan seterusnya, maka pada hitungan ke-10, nilai harus direset kembali menjadi 0. Sehingga pada hitungan ke-sepuluh DCBA = 1010, output D dan output B direset agar bernilai 0, sehingga output akan terbaca DCBA = 0000.

Sehingga salah satu implementasi rangkaian pencacah modulus 10 bisa diambil dari rangkaian asinkron maupun rangkaian sinkron dengan me-reset output D dan output B seperti rangkaian asinkron yang ditambah satu buah gerbang NAND, dimana dua input-nya diambil dari output pencacah yang akan di-reset (output B dan D) dan output gerbang NAND dihubungkan ke semua pin reset pencacah yang bertipe *active low*. Kerja rangkaian tersebut seperti berikut ini :

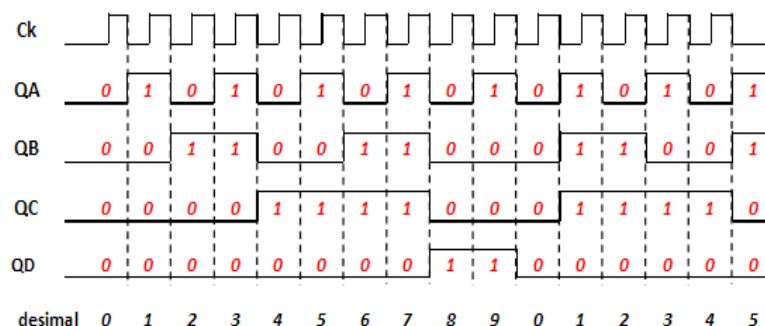
1. Begitu rangkaian diaktifkan, pertama kali rangkaian mencacah dari 0000 naik menjadi 0001, 0010, 0011, 0100, 0101, 0110, 0111, 1000 dan hingga 1001.
2. Selama waktu tersebut, tiap keluaran dari flip flop akan membuat keluaran gerbang logika NAND tetap dalam keadaan 1.

(Pin reset pencacah tidak aktif)

3. Pada detak kesepuluh output pencacah adalah  $Q_D Q_C Q_B Q_A = 1010$ . Sehingga  $Q_D Q_B$  memberikan input dengan logika tinggi (1) pada kedua input gerbang NAND. Hal ini menyebabkan output gerbang NAND berlogika 0, yang selanjutnya diteruskan ke semua pin reset pencacah.
4. Pin reset pencacah aktif, dan membangkitkan keadaan reset ( $Q_D Q_C Q_B Q_A = 0000$ ) pada semua flip flop dari pencacah sendirinya.



Gambar 1. Rangkaian Pencacah Modulus 10



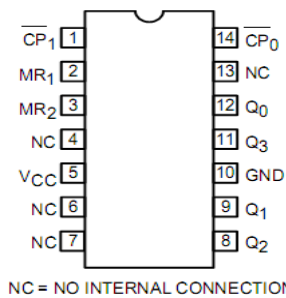
Gambar 2. Rangkaian Pencacah Modulus 10 dan Timing Diagramnya

Pada prinsipnya untuk membangun pencacah modulus yaitu dengan me-reset rangkaian (memberikan logika yang sesuai pada pin reset, pin reset bisa bertipe *active low* atau *active high*). Rangkaian di-reset ketika rangkaian telah menghitung hingga pada hitungan tertentu agar kembali

pada hitungan ke-0, dengan **mengumpankan output pencacah** yang akan di-*reset* sesuai tabel perancangan yang telah dibuat, **pada input gerbang tambahan** yang sesuai untuk menghasilkan output yang sesuai untuk me-*reset* rangkaian.

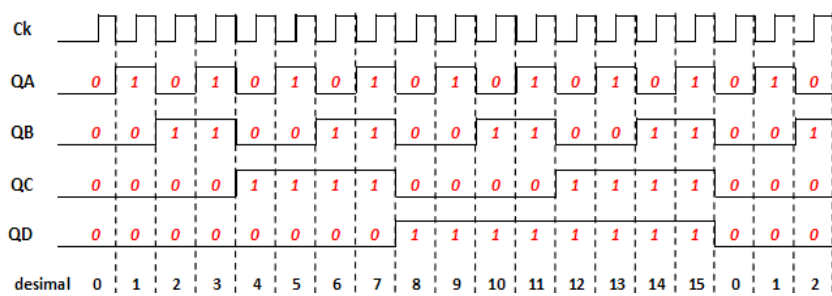
## Pencacah biner 4 bit dengan IC 7493 dan IC 7490

IC 7493 merupakan pencacah biner 4 bit, yang berarti pencacah yang terdiri dari 4 elemen JK flip-flop yang di-set sebagai toggle flip-flop dan mampu mencacah  $2^n$ , dengan n sama dengan jumlah elemen flip-flop atau bit. Karena jumlah elemen flip-flop sama dengan 4 buah, maka disebut pencacah 4 bit yang mampu mencacah  $2^4 = 16$ . IC 7493 termasuk pencacah asinkron atau tak serempak, sebab pulsa clock yang diberikan tidak secara serempak. Jika keluaran Q sebagai data biner maka keluaran pencacah terdiri dari QA, QB, QC dan QD. Keluaran QD merupakan bit MSB (Most Significant Bit) sedang QA merupakan bit LSB (Last Significant Bit).



Gambar 3. Connection diagram IC 7493

Secara dasar pencacah biner 4 bit akan menghitung atau mempunyai data biner dari 0000 hingga 1111 (0 – 15). Pada IC 7493, jika masukan MR0=1 dan MR1=1, menyebabkan pencacah biner pada kondisi *reset*. Keadaan *reset* terjadi karena masukan *clear* bekerja *active low* (logika 0). Jika salah satu atau semua masukan MR0 dan MR1 mendapat logika 0, maka pencacah akan menghitung sesuai dengan jumlah pulsa clocknya.

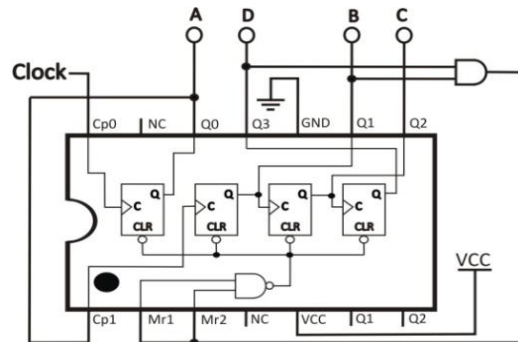


Gambar 4. Timing diagram pencacah biner 4 bit IC 7493

Pencacah BCD adalah suatu rangkaian logika kombinasi yang mampu mengubah bilangan biner ke bentuk bilangan decimal 0 s.d. 10, oleh karena disebut sebagai pencacah modulus 10. IC yang berfungsi sebagai decoder, diantaranya ialah IC 7490. Meskipun pencacah ini disebut sebagai modulus 10 sebagai dasarnya, namun masih memungkinkan untuk membentuk modulus yang lainnya. Dengan IC ini bisa didapatkan hitungan 0 -99, yaitu dengan menggunakan dua buah IC 7490 yang dihubungkan secara deret. Pencacah modulus juga bisa dibangun menggunakan IC

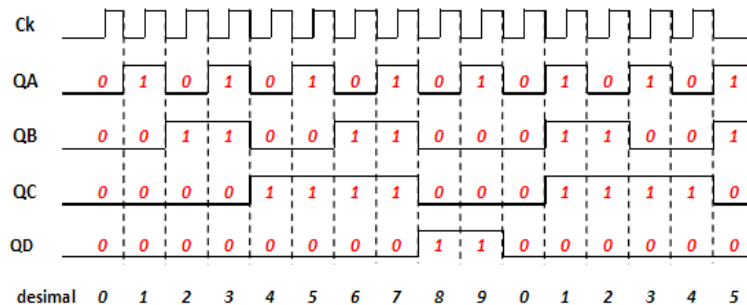


7493 dengan memberikan gerbang logika tambahan yang keluarannya digunakan sebagai pe-reset.



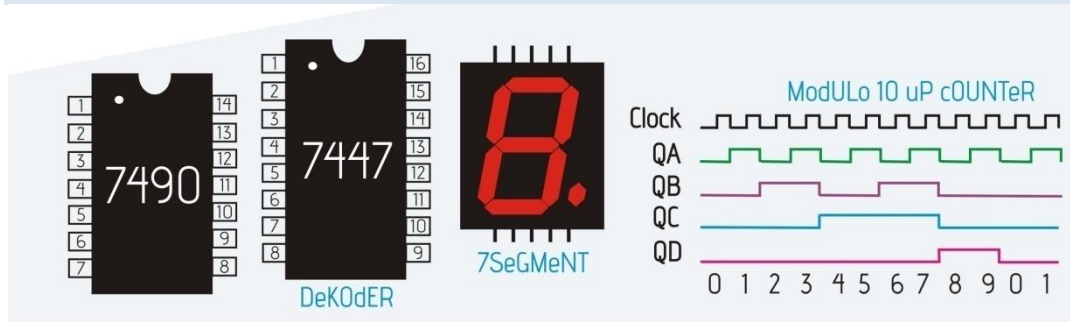
Gambar 5. Rangkaian pencacah modulus 10 dengan IC 7493

Dari rangkaian diatas, maka ketika input pada gerbang AND berlogika 1 semua (pada hitungan ke-10, logika DCBA = 1010, sehingga output D dan B memberikan logika 1 pada input gerbang AND), maka akan menghasilkan output gerbang AND berlogika 1 (sebelum hitungan ke-10, output gerbang AND tetap berlogika 0). Output gerbang AND yang berlogika 1 tersebut diteruskan pada pin MR1 dan MR2 (pin reset), sehingga didapatkan dua input gerbang NAND berlogika 1, yang mengakibatkan output gerbang NAND yang terhubung pada semua pin reset berlogika 0, kemudian me-reset rangkaian. Oleh karenanya hitungan yang dihasilkan adalah dari 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, kembali ke 0, 1, 2, 3 dan seterusnya, sesuai timing diagram berikut ini:



Gambar 6. Timing diagram pencacah modulus 10 dengan IC 7493

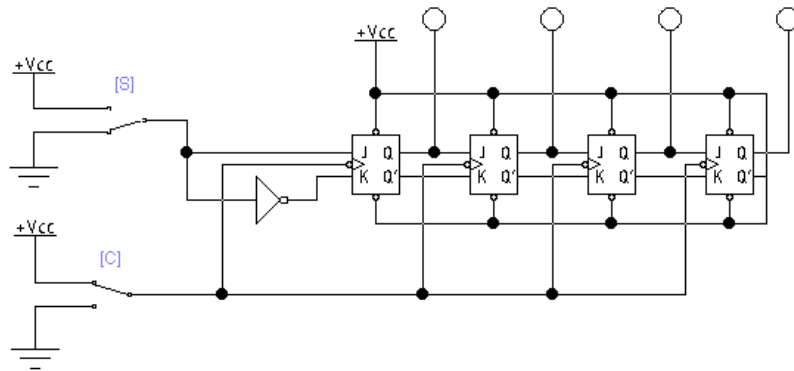
Dengan menggunakan pencacah biner 4 bit IC 7493, memungkinkan lebih mudah untuk membangun rangkaian modulus dan hanya memerlukan jumlah IC yang sedikit. Dengan menggabungkan rangkaian modulus 10 (bilangan 0–9) dengan rangkaian modulus 6 (bilangan 0–5) mendapatkan rangkaian pencacah yang dapat menampilkan bilangan 0 – 59. Pencacah ini merupakan dasar penetapan pola bilangan menit dan detik, yaitu 0 – 59, demikian juga rangkaian ini dapat digunakan untuk penetapan pola bilangan jam.



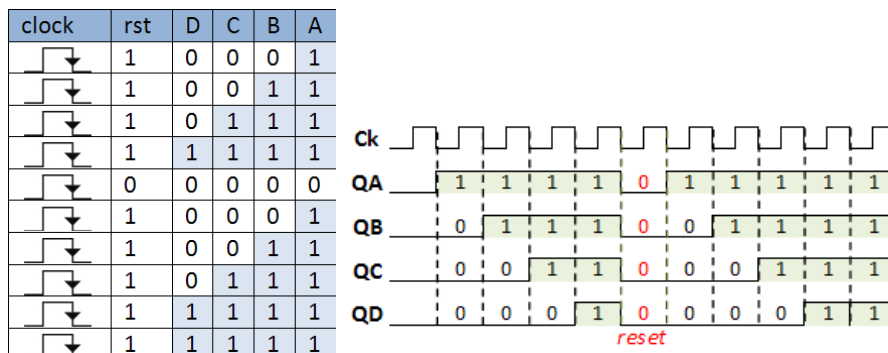
# SHIFT REGISTER

Shift register adalah rangkaian yang terdiri dari rangkaian flip flop dan logika gate lainnya untuk mengontrol fungsi kerjanya, dimana terdapat proses pergeseran data dengan cara mengumpangkan data. Sebagai contoh, sebuah register geser 4 bit akan menggeser data biner berurutan sebanyak 4 posisi. Proses bergesernya data yang masuk ke dalam register terjadi sejalan dengan sinyal pendetak (clock). Setiap kali clock berdetak maka data yang tersimpan akan bergeser satu posisi, jika clock berdetak lagi, maka data yang tersimpan akan bergeser satu posisi lagi dan seterusnya.

Shift register 4 bit

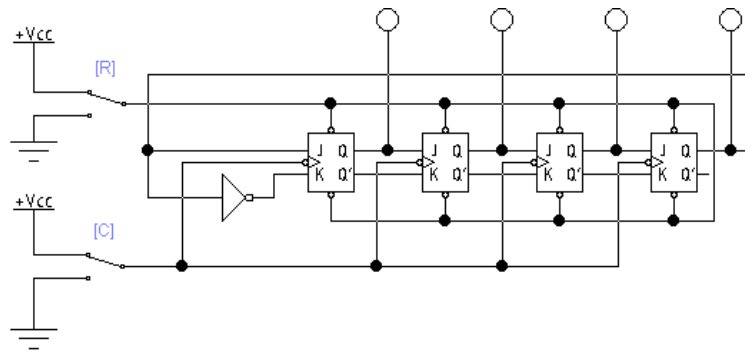


Gambar 1. Rangkaian shift register 4 bit

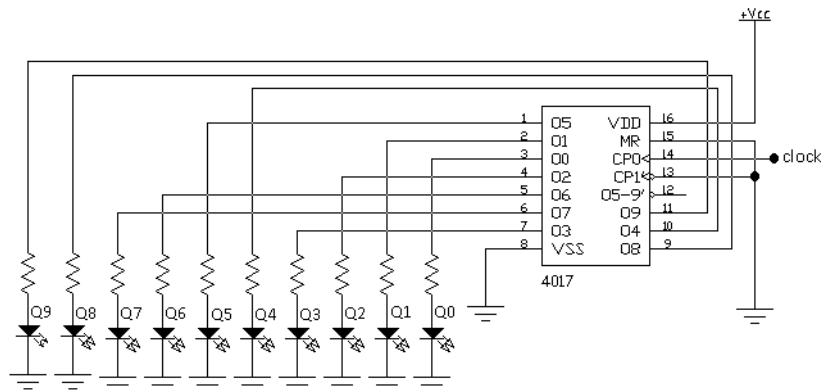


Gambar 2. Tabel kebenaran dan timing diagram shift register 4 bit

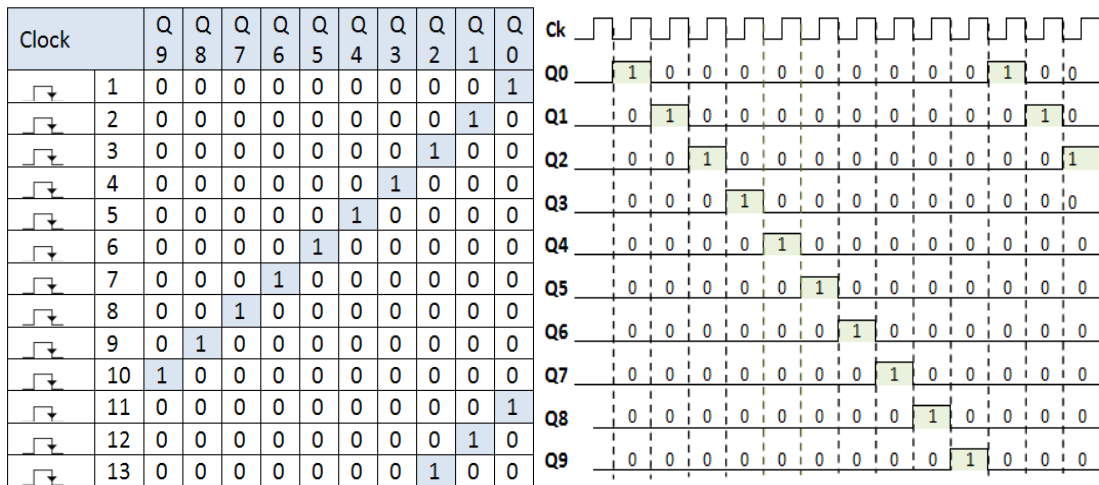
## Ring Counter



Gambar 3. Ring counter

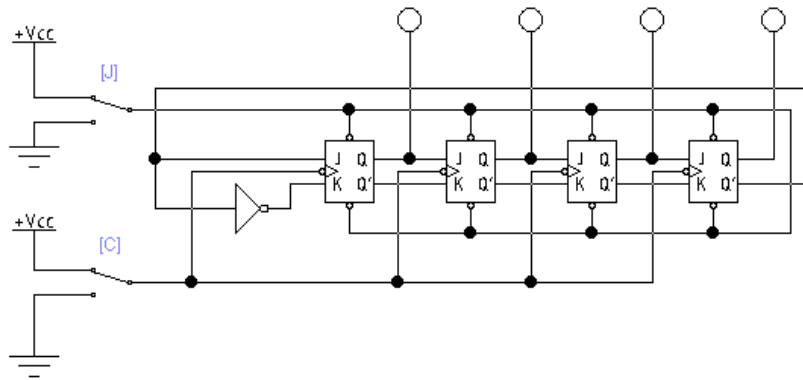


Gambar 4. Rangkaian Ring Counter dengan IC 4017

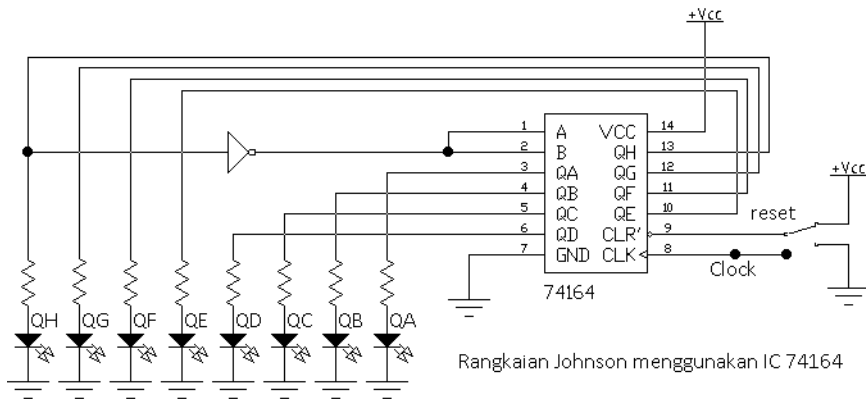


Gambar 5. Tabel kebenaran dan timing diagram ring counter dengan IC 4017

# Johnson counter



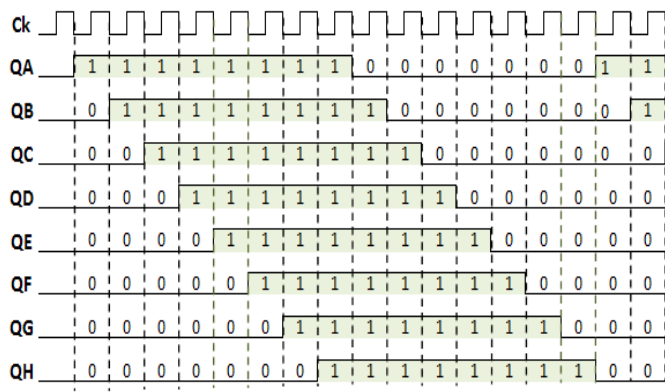
Gambar 6. Johnson counter



Rangkaian Johnson menggunakan IC 74164

Gambar 7. Johnson Counter dengan IC 74164

Clock	Q H	Q G	Q F	Q E	Q D	Q C	Q B	Q A
1	0	0	0	0	0	0	0	1
2	0	0	0	0	0	0	1	1
3	0	0	0	0	0	1	1	1
4	0	0	0	0	1	1	1	1
5	0	0	0	1	1	1	1	1
6	0	0	1	1	1	1	1	1
7	0	1	1	1	1	1	1	1
8	1	1	1	1	1	1	1	1
9	1	1	1	1	1	1	1	0
10	1	1	1	1	1	0	0	0
11	1	1	1	1	0	0	0	0
12	1	1	1	1	0	0	0	0
13	1	1	1	0	0	0	0	0
14	1	1	0	0	0	0	0	0
15	1	0	0	0	0	0	0	0
16	0	0	0	0	0	0	0	1
17	0	0	0	0	0	0	1	1

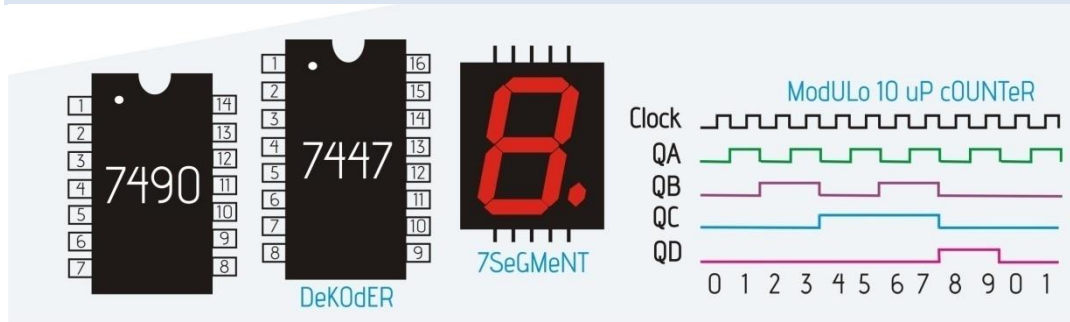


Gambar 8. Tabel kebenaran dan timing diagram johnson counter IC 74164

**Shift register** adalah rangkaian yang terdiri dari rangkaian flip flop dan logika gate lainnya untuk mengontrol fungsi kerjanya, dimana terdapat proses pergeseran data dengan cara mengumpangkan data. Sebagai contoh, sebuah register geser 4 bit akan menggeser data biner berurutan sebanyak 4 posisi. Proses bergesernya data yang masuk ke dalam register terjadi sejalan dengan sinyal pendetak (clock). Setiap kali clock berdetak maka data yang tersimpan akan bergeser satu posisi, jika clock berdetak lagi, maka data yang tersimpan akan bergeser satu posisi lagi dan seterusnya.



1. Jelaskan rangkaian shift register!
2. Bagaimana proses bergesernya data pada shift register?



# DECODER

*Decoder* adalah suatu rangkaian digital yang digunakan untuk merubah kode-kode pada input masukannya ke kode-kode yang berbeda pada output keluarannya. Misalnya saja mengubah bilangan biner yang merupakan masukan pada decoder menjadi keluaran berupa bilangan desimal pada keluaran decoder. Rangkaian decoder yang digunakan untuk mengubah bilangan biner ke desimal sering disebut dengan pencacah BCD.

Rangkaian *decoder* juga disebut sebagai rangkaian penyeleksi data (data selector), yaitu satu terseleksi dari beberapa keluaran. Banyaknya pintu masukan akan menentukan banyaknya keluaran atau bisa dinyatakan dengan rumus :  $2^n$  dimana  $n$  adalah banyaknya masukan (input), misalnya rangkaian decoder yang memiliki 2 pintu masukan akan terdapat keluaran sebanyak 4 saluran.

## Decoder dari 2 input dengan 4 output

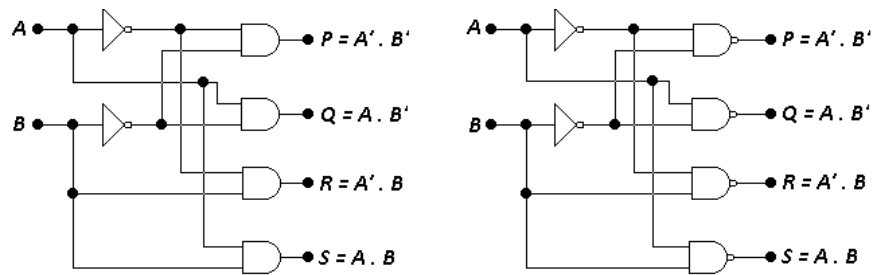
Pembentukan decoder yang paling sederhana adalah dengan 2 bit. Dengan 2 bit ini akan didapat 4 buah kemungkinan elemen, dimana masing-masing elemen tadi mewakili 1 keadaan binary yaitu 00, 01, 10 dan 11. Misalkan setiap keadaan tadi dinyatakan dengan huruf P, Q, R dan S, sehingga dapat dinyatakan seperti pada rangkaian gatenya.

Tabel 1. Dekoder 2 bit

	<b>A</b>	0	1	
<b>B</b>		<b>P</b>	<b>Q</b>	
	0	<b>P</b>	<b>Q</b>	$P = A' \cdot B'$
	1	<b>R</b>	<b>S</b>	$Q = A \cdot B'$
				$R = A' \cdot B$
				$S = A \cdot B$

Pernyataan tadi dapat digambarkan dalam bentuk rangkaian gate baik itu menggunakan AND gate atau NAND gate. Dengan menggunakan AND gate maka akan didapat hasil output

logika 1 (*Active High*) sedangkan jika menginginkan hasil outputnya logika 0 (*Active Low*) maka dibuat dengan menggunakan NAND gate.



Gambar 1. Rangkaian Decoder 2 bit

Tabel kebenaran dekoder 4 bit

Menggunakan gerbang AND					
Masukan		Keluaran			
B	A	P	Q	R	S
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

Menggunakan gerbang NAND					
Masukan		Keluaran			
B	A	P	Q	R	S
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0

### IC 7447 dan IC 7448 seven segment decoder/driver

IC TTL 7447 adalah decoder BCD *Common Anode*, dimana keluaran dari IC tersebut (a, b, c, d, e, f, dan g) berupa *active low* (rendah). Dikarenakan IC 7447 bekerja dalam kondisi *active low*, maka tampilan seven segment-nya pun harus jenis *common anode* yang bekerja dalam kondisi *active low* juga. Jadi pada piranti ini (IC TTL 7447), tegangan sumbernya adalah positif +Vcc sebesar +5 Volt. Satu tegangan sumber tunggal +5 Volt dapat dipakai secara bersama-sama untuk menampilkan tampilan led *seven segment*. Sehingga disebut *common anode* atau anoda bersama (positif bersama).

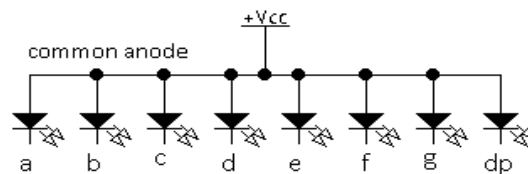
IC TTL 7448 adalah decoder BCD *Common Cathode*, dimana keluaran dari IC tersebut (a, b, c, d, e, f, dan g) berupa *active high* (tinggi). Dikarenakan IC 7448 bekerja dalam kondisi *active high*, maka tampilan seven segment-nya pun harus jenis *common cathode* yang bekerja dalam kondisi *active high* juga. Jadi pada piranti ini (IC TTL 7448), tegangan sumbernya adalah 0 Volt atau ground. Satu tegangan sumber tunggal 0 Volt dapat dipakai seara bersama-sama untuk menyalakan led *seven segment*. Sehingga disebut *common cathode* atau katoda bersama (negatif bersama).

## Seven segment display

Penampil (display) yang digunakan berupa seven segment, yang terdiri dari 7 nyala led yang dapat membentuk angka 0, 1, 2, 3, 4, 5, 6, 7, 8, dan 9 ditambah dot atau dp (*desimal point*). *Seven segment* memiliki ukuran yang sangat beragam, dari kecil, sedang hingga besar dan dengan beragam warna.

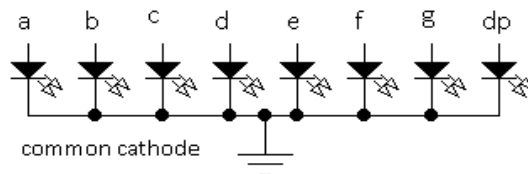


Gambar 2. Tampilan angka pada seven segment



Gambar 3. Hubungan common anode pada led

Pada Common Anode, kaki anoda dihubungkan bersama atau lebih dikenal sebagai common anoda, sedangkan katodanya masing-masing berdiri sendiri. Untuk membuat indikator dari led menyala maka anoda harus diberi vcc dan katoda diberi ground.



Gambar 4. Hubungan common cathode pada led

Pada Common Cathode, kaki katoda dihubungkan bersama atau lebih dikenal sebagai common katoda, sedangkan anodanya masing-masing berdiri sendiri. Untuk membuat indikator dari led menyala maka katoda harus diberi ground dan anoda diberi Vcc.



*Decoder* adalah suatu rangkaian digital yang digunakan untuk merubah kode-kode pada input masukannya ke kode-kode yang berbeda pada output keluarannya. Rangkaian decoder yang digunakan untuk mengubah bilangan biner ke desimal sering disebut dengan pencacah BCD. IC TTL 7447 adalah decoder BCD *Common Anode*, untuk menampilkan nilai pada led *seven segment*.



1. Apa yang dimaksud dengan decoder ?
2. Jelaskan IC 7493!
3. Jelaskan IC 7490!
4. Jelaskan IC 7447!
5. Gambarkan nilai output seven segment!

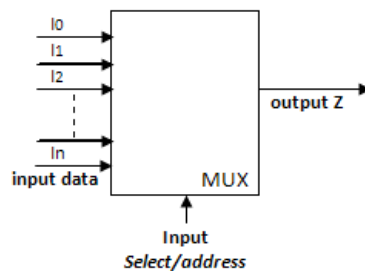
# MULTIPLEXER

Rangkaian multiplexer dan demultiplexer adalah suatu rangkaian yang digunakan untuk :

1. Pemilih data
2. Pengubah dari paralel ke seri
3. Pengubah dari seri ke paralel
4. Fungsi logika

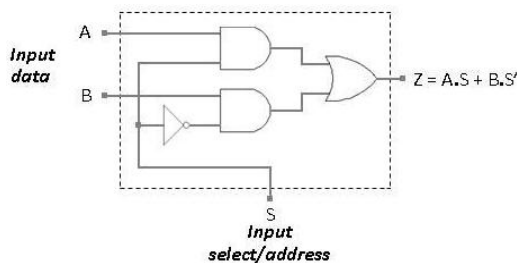
## MULTIPLEXER

Multiplexer sering disingkat dengan MUX atau MPX. Sebuah multiplexer disebut juga sebagai data selector merupakan sebuah rangkaian logika yang menerima beberapa input data dan hanya ada satu data saja pada satu waktu yang dilewatkan melalui output. Atau dengan kata lain sebuah multiplexer adalah rangkaian yang memiliki banyak masukan tetapi hanya satu keluaran. Pengiriman input data yang diinginkan ke output dikontrol oleh input *select* (atau dikenal dengan input *address/alamat*).



Gambar 1. Blok rangkaian multiplexer

### Multiplexer 2 channel

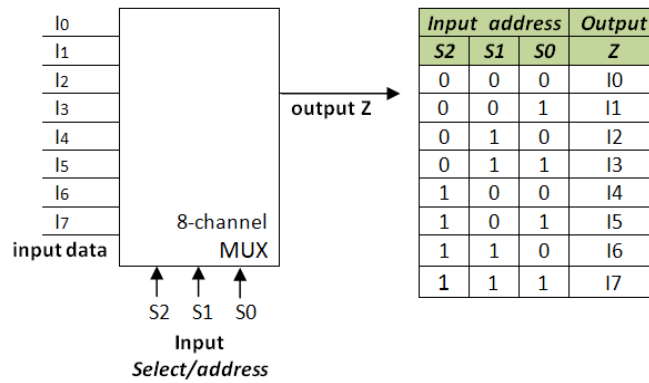


Input select/ address S	Output (Z = A.S + B.S')
0	$Z = A.0 + B.1 = B$
1	$Z = A.1 + B.0 = A$

Gambar 2. Multiplexer 2 channel

Gambar diatas menunjukkan sebuah rangkaian logika multiplexer 2 channel dengan input data A, B dan input *select/address* S.

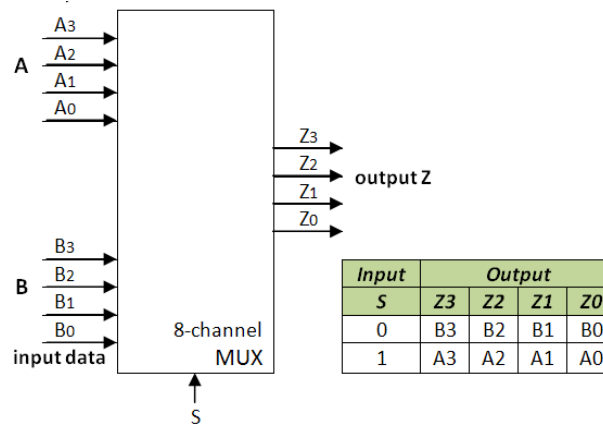
### Multiplexer 8 channel



Gambar 3. *Multiplexer 8 channel*

Gambar diatas menunjukkan sebuah rangkaian logika multiplexer 8 channel dengan input data I0, I1, I2, I3, I4, I5, I6, I7 dan input *select/address* S0, S1 dan S2.

**Multiplexer 4 bit, 2 channel**

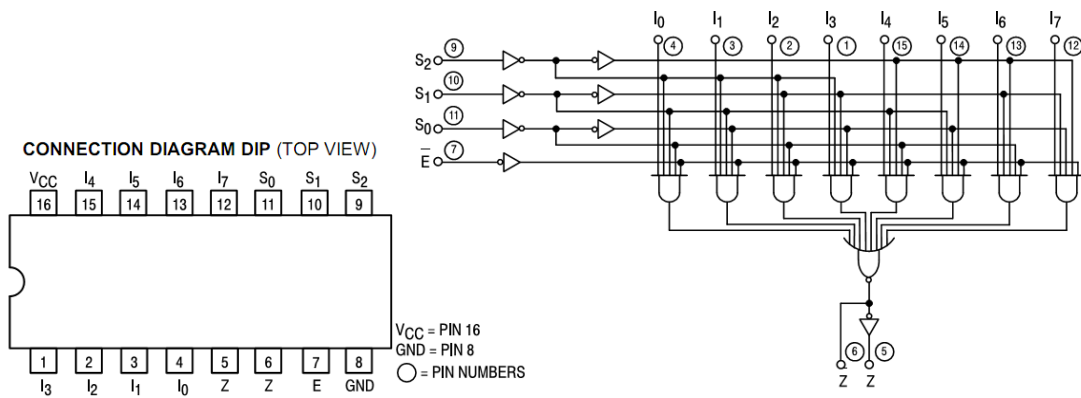


Gambar 4. *Multiplexer 4 bit , 2 channel*

Gambar diatas menunjukkan sebuah rangkaian logika multiplexer 4 bit, 2 channel dengan input data A (A3, A2, A1, A); B (B3, B2, B1, B0) dan input *select/address* S.

**PIRANTI MULTIPLESER : IC 74151**

Piranti-piranti multiplexer yang tersedia dipasaran salah satunya adalah IC TTL 74151, IC multiplexer 8 ke-1. IC ini memiliki kemampuan memilih 8 jalur masukan sehingga sinyal kendali Address atau Select (pilih) untuk memilihnya berjumlah 3, karena  $2^3 = 8$ . IC ini dilengkapi 2 keluaran, yaitu output Y dan output Y'. Sinyal kendali Enable atau E bertipe aktif low, dimana IC akan bekerja ketika pin tersebut dihubungkan ke ground.



Gambar 5. Connection diagram dan logic diagram IC 74151

## RANGKUMAN

Sebuah multiplekser disebut juga sebagai data selector merupakan sebuah rangkaian logika yang menerima beberapa input data dan hanya ada satu data saja pada satu waktu yang dilewatkan melalui output. Pengiriman input data yang diinginkan ke output dikontrol oleh input *select* (atau dikenal dengan input *address/alamat*). Demultiplekser merupakan kebalikan dari multiplekser, yaitu menghubungkan satu input ke salah satu dari beberapa output yang berbeda.





### TES 3



1. Jelaskan rangkaian multiplekser!
2. Jelaskan rangkaian demultiplekser!



# DEMULTIPLEXER

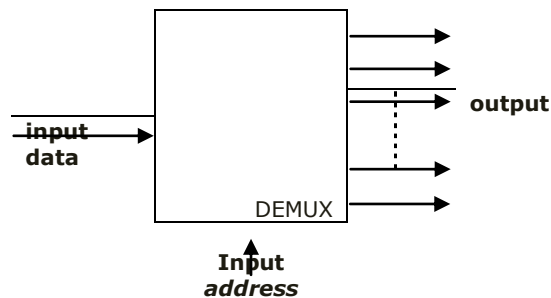
Rangkaian multiplekser dan demultiplekser adalah suatu rangkaian yang digunakan untuk :

1. Pemilih data
2. Pengubah dari paralel ke seri
3. Pengubah dari seri ke paralel
4. Fungsi logika

Gambar 1.

## DEMULTIPLEXER

Demultiplekser merupakan kebalikan dari multiplekser, yaitu menghubungkan satu input ke salah satu dari beberapa output yang berbeda. Demultiplekser pada dasarnya adalah sebuah decoder.



Gambar 2. Blok rangkaian demultiplekser

### Demultiplekser 1 ke-8

Tabel 1. tabel kebenaran demultiplekser 1 ke-8

Input address			output							
S2	S1	S0	O7	O6	O5	O4	O3	O2	O1	O0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

## RANGKUMAN

Sebuah multiplekser disebut juga sebagai data selector merupakan sebuah rangkaian logika yang menerima beberapa input data dan hanya ada satu data saja pada satu waktu yang dilewatkan melalui output. Pengiriman input data yang diinginkan ke output dikontrol oleh input *select* (atau dikenal dengan input *address/alamat*). Demultiplekser merupakan kebalikan dari multiplekser, yaitu menghubungkan satu input ke salah satu dari beberapa output yang berbeda.



## TES



1. Jelaskan rangkaian multiplekser!
2. Jelaskan rangkaian demultiplekser!



